

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-207097

(43)Date of publication of application : 10.09.1991

(51)Int.Cl.

G11C 16/06
G06F 1/06
G06F 15/78

(21)Application number : 02-001861

(71)Applicant : NEC CORP

(22)Date of filing : 08.01.1990

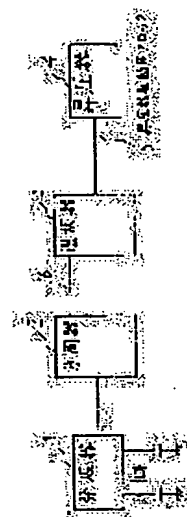
(72)Inventor : TSUBOI TOSHIHIDE

(54) MICROCOMPUTER

(57)Abstract:

PURPOSE: To suitably hold the output current supply capability and current consumption of a booster by varying the clock for driving of the booster to generate a high voltage required for writing/erasing a memory.

CONSTITUTION: The frequency of an output from an oscillator 1 is divided by a frequency divider 2 so as to prepare plural clocks equipped with various frequencies. Out of these clocks, the minimum clock is selected by a selector 3 so that the output current supply capability of a booster 4 can be sufficient to execute the write / erase of a P-ROM, and defined as a clock 5 for booster drive. Thus, since the clock is variable for driving the booster 4 to generate the high voltage required for writing / erasing the memory, the energy consumption of the booster 4 can be reduced over a certain range so as to keep the output current supply capability of the booster 4.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平3-207097

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)9月10日

G 11 C 16/06
G 06 F 1/06
15/78

5 1 0 P

9072-5B
7131-5B
7459-5B

G 11 C 17/00
G 06 F 1/04

3 0 9 D
3 1 0 Z

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 マイクロコンピュータ

⑯ 特 願 平2-1861

⑰ 出 願 平2(1990)1月8日

⑱ 発 明 者 坪 井 俊 秀 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

マイクロコンピュータ

2. 特許請求の範囲

メモリの書き込み消去に必要な高電圧を発生する昇圧器と、前記昇圧器を駆動するクロックのもとになる出力を得る発振器とを備えたマイクロコンピュータにおいて、前記発振器の出力を分周して異なる複数のクロックを作成する分周器と、前記分周器で作成されたクロックの中から前記昇圧器の駆動用クロックを選択する選択器とを設けたことを特徴とするマイクロコンピュータ。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はマイクロコンピュータに関し、特に電氣的に消去可能なプログラマブル・リード・オンリ・メモリ(EEPROM)を搭載するマイクロ

コンピュータに関する。

〔従来の技術〕

従来この種のマイクロコンピュータは、第4図に示す様に、EEPROMの書き込み消去に必要な高電圧を発生する昇圧器4の駆動用クロック5が固定であった。即ち、固定周波数の発振器1の発振周波数信号を分周器11にて、分周して、クロック5として使用していた。

マイクロコンピュータは、使用目的に応じて、電源電圧とCPUクロック周波数とが決定される。例えば、リモコン送信機に使用される場合は、電池動作を行なうため、低い電源電圧、低いCPUクロック周波数が用いられることが多い。逆に、VTRに使用される場合は、高速処理が必要であるため、高い電源電圧、高いCPUクロック周波数が用いられることが多い。

一方、昇圧器の出力電流供給能力及び昇圧器で消費される電流は、電源電圧及び昇圧器の駆動用クロックの周波数に比例する。

〔発明が解決しようとする課題〕

第4図の従来例では、低い電源電圧、低い駆動用クロック周波数の場合に昇圧器4の出力電流供給能力が低下し、EEPROMの書き込み消去を行なうために必要な電圧が得にくくなる。逆に、高い電源電圧、高い駆動用クロックの場合は、昇圧器4で必要以上の電流が消費されるという欠点がある。

本発明の目的は、前記欠点が解決され、用途に応じて、駆動用クロックの周波数を可変できるようにしたマイクロコンピュータを提供することにある。

〔課題を解決するための手段〕

本発明の構成は、メモリの書き込み消去に必要な高電圧を発生する昇圧器と、前記昇圧器を駆動するクロックのもとになる出力を得る発振器とを備えたマイクロコンピュータにおいて、前記発振器の出力を分周して異なる複数のクロックを作成する分周器と、前記分周器で作成されたクロックの中から前記昇圧器の駆動用クロックを選択する選択器とを設けたことを特徴とする。

すように、選択器3での選択は、ラッチ9に書き込まれたデータに従って複数の分周器出力6の中から通過するトランスフェーゲート7が全て導通状態にある出力だけを選択器出力8と導通することで行なわれる。

本実施例では、以上の様に、EEPROMの書き込み消去に必要な高電圧を発生する昇圧器4の駆動用クロックを可変とすることにより、昇圧器4の出力電流供給能力を保てる範囲で昇圧器4で消費される電流を少なくできる。

第3図は本発明の他の実施例のマイクロコンピュータの選択器を示す回路図である。

第3図において、本実施例のマイクロコンピュータは、この選択器以外は第1図と同様である。

本実施例は、第1図中の選択器3の異なった例である。分周器出力6と選択器出力8との間に、マスクオプションによるスイッチ10が設けられている。

本実施例での選択は、マイクロコンピュータの

〔実施例〕

次に本発明について図面を参照して説明する。

第1図は本発明の一実施例のマイクロコンピュータを示すブロック図、第2図は第1図中の選択器3の一例を示す回路図である。

第1図において、本実施例のマイクロコンピュータは、発振器1と、分周器2と、選択器3と、EEPROMの書き込み消去に必要な電圧を発生する昇圧器4とを含み、構成される。第2図において、選択器3は、分周器出力6が入力され、一本の出力8を出力し、ゲートが論理値1のとき導通状態となるスイッチとして働くトランスフェーゲート7と、分周器出力6を選択するためのデータを保持するラッチ9とを備えている。

本実施例では、発振器1の出力を分周器2で分周し、異なる周波数を持つ複数のクロックを作成し、このクロックの中から昇圧器4の出力電流供給能力がEEPROMの書き込み消去を行なうのに十分である最小のクロックを選択器3で選択し、昇圧器駆動用クロック5としている。第2図に示

製造時に、マスクオプションによるスイッチ10のうち、1個だけを接続することにより行なわれる。

本実施例ではマイクロコンピュータの製造時にどの分周器出力6を選択するかを造り込みにより決定するため、使用時にラッチ9を設定する必要がないという利点を持つ。

〔発明の効果〕

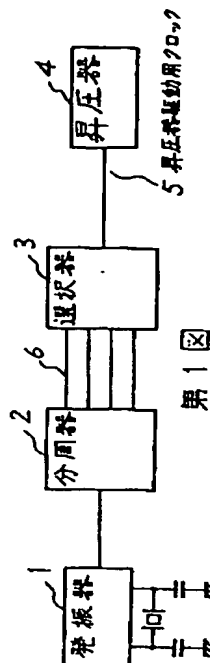
以上説明したように、本発明は、メモリの書き込み消去に必要な高電圧を発生する昇圧器の駆動用クロックを可変とすることにより、昇圧器の出力電流供給能力と、消費される電流とを適正に保てる効果がある。

4. 図面の簡単な説明

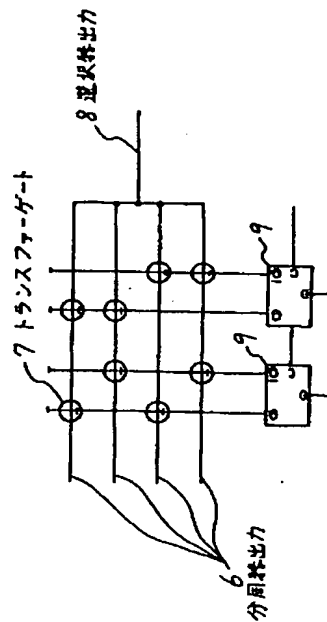
第1図は本発明の一実施例のマイクロコンピュータを示すブロック図、第2図は第1図における選択器を示す回路図、第3図は本発明の他の実施例における選択器を示す回路図、第4図は従来のマイクロコンピュータを示すブロック図である。

1……発振器、2、11……分周器、3……選択器、4……昇圧器、5……昇圧器駆動用クロック、6……分周器出力、7……トランスファージョイント、8……選択器出力、9……ラッチ、10……マスクオプションによるスイッチ。

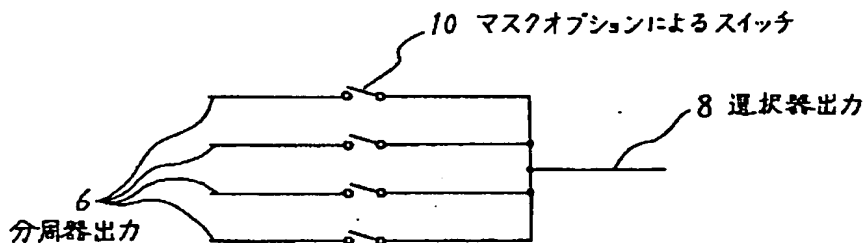
代理人 弁理士 内 原 晋



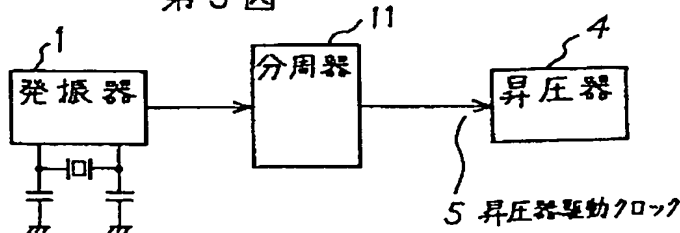
第1図



第2図



第3図



第4図